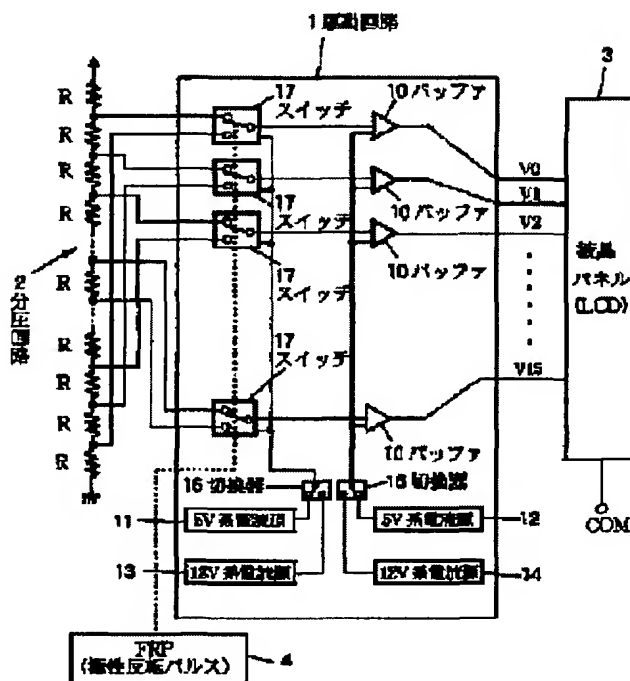


**Patent number:** JP11183870  
**Publication date:** 1999-07-09  
**Inventor:** GOTO HISASHI  
**Applicant:** SONY CORP  
**Classification:**  
- international: **G02F1/133; G09G3/36; G02F1/13;  
G09G3/36; (IPC1-7): G02F1/133; G09G3/36**  
- european:  
**Application number:** JP19970364553 19971218  
**Priority number(s):** JP19970364553 19971218

**Report a data error here**

**PROBLEM TO BE SOLVED:** To reduce the power consumption of a driving circuit to be used for driving a liquid crystal panel. **SOLUTION:** A driving circuit 1 is used for a liquid crystal panel 3 allowed to be driven by respectively different power supply voltage levels in common and connected to the panel 3 to impress a driving signal. The circuit 1 includes plural current sources 12, 14 corresponding to respectively different power supply voltage levels, a switch 16 for selecting an optimum current source corresponding to the power supply voltage of the panel 3, and a buffer 10 for receiving current supply from the selected current source and outputting a driving signal. The current sources 12, 14, the switch 16 and the buffer 10 are integrally formed on a semiconductor chip.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-183870

(43) 公開日 平成11年(1999) 7月9日

(51) Int.Cl.<sup>6</sup>

識別記号

F I

G 0 2 F 1/133

5 2 0

G 0 2 F 1/133

5 2 0

G 0 9 G 3/36

G 0 9 G 3/36

審査請求 未請求 請求項の数 8 F D (全 8 頁)

(21) 出願番号

特願平9-364553

(22) 出願日

平成9年(1997)12月18日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 後藤 尚志

東京都品川区北品川6丁目7番35号 ソニー株式会社内

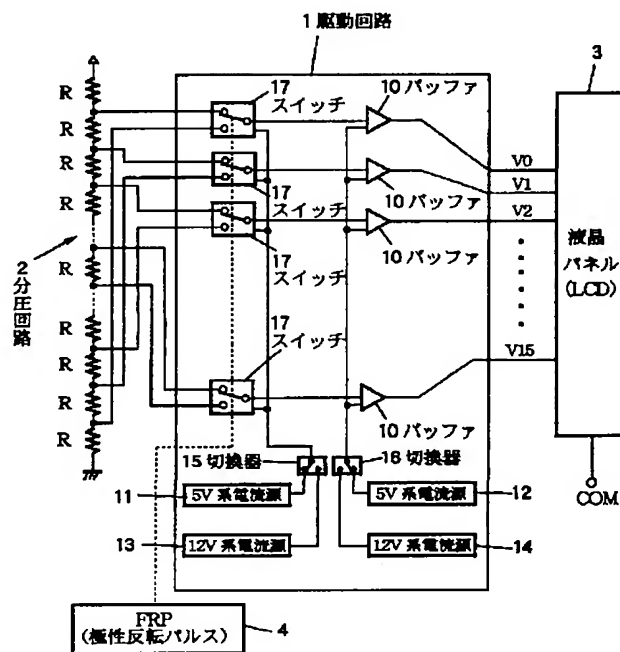
(74) 代理人 弁理士 鈴木 晴敏

(54) 【発明の名称】 液晶パネルの駆動回路及び表示装置

(57) 【要約】

【課題】 液晶パネルの駆動に用いる駆動回路の低消費電力化を図る。

【解決手段】 駆動回路1は異なる電源電圧で動作可能な液晶パネル3に対して共通に用いられ、液晶パネル3に接続して駆動信号を印加する。駆動回路1は異なる電源電圧に対応した複数の電流源12、14と、接続した液晶パネル3の電源電圧に対応した最適な電流源を選択する切換器16と、選択された電流源から電流の供給を受けて駆動信号を出力するバッファ10とを有する。電流源12、14、切換器16及びバッファ10は半導体のチップに集積的に形成されている。



#### 【特許請求の範囲】

【請求項 1】 異なる電源電圧で動作可能な液晶パネルに対して共通に用いられ、液晶パネルに接続して駆動信号を印加する液晶パネルの駆動回路であって、異なる電源電圧に対応した複数の電流源と、接続した液晶パネルの電源電圧に対応した最適な電流源を選択する切換器と、選択された電流源から電流の供給を受けて駆動信号を出力するバッファとを有することを特徴とする液晶パネルの駆動回路。

【請求項 2】 前記電流源、切換器及びバッファが半導体のチップに集積的に形成されていることを特徴とする請求項 1 記載の液晶パネルの駆動回路。

【請求項 3】 接続した液晶パネルが画素電極に交流の駆動信号を印加し対向電極に直流電圧を印加して高電源電圧で動作する場合、前記切換器は高電源電圧に対応した電流源を選択し、接続した液晶パネルが画素電極に交流の駆動信号を印加し対向電極に逆相の交流電圧を印加して低電源電圧で動作する場合、前記切換器は低電源電圧に対応した電流源を選択することを特徴とする請求項 1 記載の液晶パネルの駆動回路。

【請求項 4】 異なる電源電圧で動作可能な液晶パネルと、液晶パネルに駆動信号を印加して表示を行う駆動回路とを備えた表示装置であって、前記駆動回路は、異なる電源電圧に対応した複数の電流源と、該液晶パネルの電源電圧に対応した最適な電流源を選択する切換器と、選択された電流源から電流の供給を受けて駆動信号を出力するバッファとを有することを特徴とする表示装置。

【請求項 5】 前記駆動回路は、該電流源、切換器及びバッファが半導体のチップに集積的に形成されていることを特徴とする請求項 4 記載の表示装置。

【請求項 6】 前記液晶パネルが画素電極に交流の駆動信号を印加し対向電極に直流電圧を印加して高電源電圧で動作する場合、前記切換器は高電源電圧に対応した電流源を選択し、前記液晶パネルが画素電極に交流の駆動信号を印加し対向電極に逆相の交流電圧を印加して低電源電圧で動作する場合、前記切換器は低電源電圧に対応した電流源を選択することを特徴とする請求項 4 記載の表示装置。

【請求項 7】 前記駆動回路は多階調のデジタルデータに対応した複数の基準電圧を有する駆動信号を生成して該バッファを介して液晶パネルに印加することを特徴とする請求項 4 記載の表示装置。

【請求項 8】 前記駆動回路はアナログのビデオ信号に対応した駆動信号を生成して該バッファを介して液晶パネルに印加することを特徴とする請求項 4 記載の表示装置。

#### 【発明の詳細な説明】

#### 【0001】

【発明の属する技術分野】 本発明は液晶パネルの駆動回路及び液晶パネルと駆動回路を組み合わせた表示装置に関する。より詳しくは、駆動回路の消費電力低減化技術に関する。

#### 【0002】

【従来の技術】 図 9 は、従来のデジタル方式の表示装置を示す模式的なブロック図である。この表示装置は駆動回路 1 と分圧回路 2 と液晶パネル 3 とタイミングジェネレータ 4 とアナログ／デジタルコンバータ (A/D) 5 とからなる。A/D コンバータ 5 は、アナログ画像信号を量子化して、所定のビット数で表わされる多階調のデジタル画像信号 (デジタルデータ) に変換する。図示の例では、デジタルデータは D0～D3 の 4 ビット構成であり、 $2^4 = 16$  階調の画像表現ができる。分圧回路 2 は直列接続された抵抗 R を含み、電源電圧を抵抗分割して各階調に対応した 16 個の基準電圧 V0～V15 を生成する。駆動回路 1 は IC チップ化されており、階調毎に設けたバッファ 10 を介して各基準電圧 V0～V15 を駆動信号として液晶パネル 3 側に出力する。各バッファ 10 は内蔵の電流源からバイアス電流の供給を受けている。液晶パネル 3 はマトリクス配置された画素を備えるとともに、A/D 5 から供給されたデジタルデータ D0～D3 に基づいて画素毎に割り当てられた階調を特定する。さらに、特定された階調に対応した基準電圧 V0～V15 を有する駆動信号を各画素に印加して多階調表現の表示を写し出す。液晶パネル 3 は画素電極に対面した対向電極を有しており、外部から基準電圧 (コモン電圧) COM が印加される。

【0003】 一般に、液晶パネル 3 は交流駆動される。その為、駆動回路 1 内には各階調に対応してスイッチ 17 が設けられており、交流化した駆動信号を生成して、バッファ 10 を介し液晶パネル 3 に供給している。各スイッチ 17 はタイミングジェネレータ 4 から供給される極性反転パルス FRP に応じて切り換え動作し、交流駆動信号を作り出す。例えば、一水平走査周期毎に V0～V15 と V15～V0 を入れ換えて交流駆動信号を生成する。

【0004】 図 10 は 4 ビット (D0, D1, D2, D3) パラレル構成のデジタルデータと基準電圧 V0～V15 の対応関係を示す表図である。ある画素に割り当てられたデジタルデータ (D0, D1, D2, D3) が (1, 1, 1, 1) の値を取る時、当該画素には最高位の基準電圧 V0 が印加される。液晶パネル 3 がノーマリホワイトモードでモノクロ表示を行う場合、当該画素は最高位の基準電圧 V0 の印加によって黒色を呈する。また、デジタルデータ (D0, D1, D2, D3) が (0, 0, 0, 0) の値を取る時、画素には最低位の基準電圧 V15 が印加され、白色を呈する。デジタルデータ (D0, D1, D2, D3) の値が (1, 0, 0,

0)である場合には、ほぼ中間の基準電圧V7が印加され、画素はほぼ中間の灰色を呈する。このように、液晶パネル3は4ビットパラレル構成のデジタルデータの値に応じて黒色から白色にかけて16階調に分かれた明度を画素に付与する。

#### 【0005】

【発明が解決しようとする課題】液晶パネル(LCD)を交流駆動する場合、図11の(A)及び(B)に示すように、二通りの方法がある。(A)の第1方法では、直流の基準電圧COMに対して駆動信号の極性を例えば一水平周期毎に反転する。(B)に示す第2方法では、基準電圧COMと駆動信号を互いに逆相となるように反転する。以下本明細書では第1の交流駆動方法をコモン非反転と称し、第2の交流駆動方法をコモン反転と称する。(A)から明らかな様に、コモン非反転方式では駆動信号を最大で2Vだけ変化させる必要があるのに対し、(B)に示すコモン反転方式では駆動信号の電圧を半分のVだけ変化させればよい。従って、駆動回路は液晶パネルの駆動方式によって電源電圧が異なるものが必要である。また、駆動方式が同じであっても、液晶パネルの構造や液晶材料特性に依存して最適な電源電圧が異なる場合がある。この為、従来液晶パネルの駆動方法に応じて駆動回路用のドライバICを取り換えていた。あるいは、消費電力を犠牲にして直流レンジが広く高い電源電圧のドライバICを使用したり、ICによっては一部の電流源を外付け抵抗によって可変にすることで対応していた。しかし、駆動方法によってドライバICを変えることは表示装置として見た場合部品の共通化を妨げることになり、コスト上の不利を招く。また、外付け抵抗によって調整する方法では、電流値を最適にする為には電流源の個数だけ抵抗をドライバICの外に出さなければならない、接続用の端子(I/Oピン)の数が増えてしまう為、現実的ではない。

#### 【0006】

【課題を解決する為の手段】上述した従来の技術の課題を解決する為以下手段を講じた。即ち、本発明に係る駆動回路は基本的に、異なる電源電圧で動作可能な液晶パネルに対して共通に用いられ、液晶パネルに接続して駆動信号を印加する。本駆動回路は、異なる電源電圧に対応した複数の電流源と、接続した液晶パネルの電源電圧に対応した最適な電流源を選択する切換器と、選択された電流源から電流の供給を受けて駆動信号を出力するバッファとを有することを特徴とする。好ましくは、前記電流源、切換器及びバッファが半導体のチップに集積的に形成されている。接続した液晶パネルが画素電極に交流の駆動信号を印加し対向電極に直流電圧を印加して高電源電圧で動作する場合(コモン非反転)、前記切換器は高電源電圧に対応した電流源を選択する。一方、接続した液晶パネルが画素電極に交流の駆動信号を印加し対向電極に逆相の交流電圧を印加して低電源電圧で動

作する場合(コモン反転)、前記切換器は低電源電圧に対応した電流源を選択する。

【0007】本発明は、異なる電源電圧で動作可能な液晶パネルと、液晶パネルに駆動信号を印加して表示を行う駆動回路とを備えた表示装置を包含している。この表示装置に組み込まれる駆動回路は、異なる電源電圧に対応した複数の電流源と、該液晶パネルの電源電圧に対応した最適な電流源を選択する切換器と、選択された電流源から電流の供給を受けて駆動信号を出力するバッファとを有する。一態様では、前記駆動回路は多階調のデジタルデータに対応した複数の基準電圧を有する駆動信号を生成して液晶パネルに印加する。他の態様では、前記駆動回路はアナログのビデオ信号に対応した駆動信号を生成して液晶パネルに印加する。

【0008】液晶パネルは駆動方法や動作モードあるいは液晶材料特性に依存して、画素に画像信号を書き込む為に使うバッファなどを内蔵した駆動回路(ドライバIC)の最適電源電圧が異なる。本発明では、ドライバIC内に複数の電源電圧に対応した電流源を内蔵させている。電源電圧に応じて最適な電流源を切り換えて使うことにより、無駄に電流を流すことなく低消費電力化を図っている。

#### 【0009】

【発明の実施の形態】以下図面を参照して本発明の実施の形態を詳細に説明する。図1は本発明に係る駆動回路及び表示装置の第1実施形態を示すブロック図である。理解を容易にする為、図9に示した従来の表示装置と対応する部分には対応する参照番号を付してある。図示する様に、本表示装置は駆動回路1と分圧回路2と液晶パネル(LCD)3とタイミングジェネレータ4とからなるシステムである。駆動回路1は分圧回路2から供給される基準電圧を交流化して駆動信号を生成し、液晶パネル3に印加する。駆動回路1は異なる電源電圧で動作可能な液晶パネル3に対して共通に用いられる。駆動回路1は分圧回路2から供給される複数レベルの基準電圧に対応したスイッチ17を内蔵しており、タイミングジェネレータ4から供給される極性反転パルスFRPに応じて基準電圧を切り換え交流化を実現する。各スイッチ17に対応してバッファ10が接続しており、交流化された駆動信号を液晶パネル3に出力する。

【0010】特徴事項として、駆動回路1は異なる電源電圧に対応した複数の電流源11~14と、接続した液晶パネル3の電源電圧に対応した最適な電流源を選択する切換器15、16とを備えている。前述したスイッチ17及びバッファ10に加え電流源11~14と切換器15、16は半導体のチップに集積的に形成されている。液晶パネル3は外部から供給される基準電圧COMの波形に応じてコモン反転駆動又はコモン非反転駆動の何れかを行う。コモン非反転の場合、液晶パネル3は画素電極に交流の駆動信号を印加し対向電極に直流電圧を

印加して高電源電圧で動作する。この場合、駆動回路1側の切換器16は高電源電圧に対応した12V系電流源14を選択し、各バッファ10にバイアス電流を供給する。一方、コモン反転の場合、液晶パネル3は画素電極に交流の駆動信号を印加し対向電極に逆相の交流電圧を印加して低電源電圧で動作する。この場合、駆動回路1側の切換器16は低電源電圧に対応した5V系電流源12を選択し、バイアス電流を各バッファ10に供給する。同様に、切換器15はコモン非反転の場合に12V系電流源13を選択して各スイッチ17に接続する。一方コモン反転の場合、切換器15は5V系電流源11を選択して各スイッチ17に接続する。以上の様に、電流源を電源電圧によって最適なものに切り換えることにより、無駄に電流を流すことなく低消費電力化を図ることができる。なお、本実施形態では2種類の電源電圧について説明したが、3種類以上の電源電圧に対応する場合も同様である。3種類以上の電流源を駆動回路1に内蔵させ、これらを切換器で切り換えることにより、同様に本発明を実現することができる。

【0011】図2は、図1に示した駆動回路1に内蔵される電流源11～14と切換器15、16の具体的な構成を示す回路図である。5V系電流源11は4個のトランジスタと5個の抵抗からなり、切換器15として機能する部分も含んでいる。5V系電流源11は各スイッチ17に接続しており電流I1を供給する。他の5V系電流源12も同様な構成となっており、電流I2を各バッファ10へ供給する。12V系電流源13も同様な構成を有しており、電流I3を各スイッチ17へ供給する。同様に、12V系電流源14は電流I4を各バッファ10へ供給する。コモン反転の場合、駆動回路1を構成するドライバICの入力端子18をハイレベルにセットし、他の入力端子19をローレベルにセットする。これにより5V系電流源11及び5V系電流源12を使うことができる。逆に、コモン非反転の場合、入力端子18をローレベルにセットし他の入力端子19をハイレベルにセットすることで、12V系電流源13及び12V系電流源14を使うことができる。以上により、複数の電源電圧に応じて駆動回路1に最適な電流を設定することが可能になる。

【0012】図3は、図1に示した液晶パネル3の具体的な構成例を示すブロック図である。図示する様に、液晶パネル3はアクティブマトリクス型であり、画面部には互いに交差するゲート線Xと信号線Yが配列されている。行状のゲート線Xと列状の信号線Yとの交差部には画素PXLと補助容量Csが形成されている。画素PXLは画素電極とこれに対面する対向電極39とで構成されており、両電極の間に液晶が保持されている。対向電極39にはコモン非反転の場合直流の基準電圧が印加され、コモン反転の場合交流の基準電圧が印加される。各画素PXLは薄膜トランジスタTrによって駆動され

る。薄膜トランジスタTrのドレイン電極は対応する画素PXL及び補助容量Csに接続され、ソース電極は対応する信号線Yに接続され、ゲート電極は対応するゲート線Xに接続されている。各ゲート線XはVシフトレジスタ31に接続されており、線順次で選択走査される。選択されたゲート線Xに接続する1行分の薄膜トランジスタTrは導通状態に置かれる。この結果、1行分の画素PXLはそれぞれ対応する信号線Yに電気接続されることになる。マトリクス配列された画素PXLを含む画面の上端には、Hシフトレジスタ32、入力線33、サンプリングスイッチ34、ビットレジスタ35、ラッチ36、デコーダ37、基準電圧供給線38などが形成されている。Hシフトレジスタ32は4個一組となったサンプリングスイッチ34を順次開閉制御し、入力線33を介して外部から供給された4ビットパラレル構成のデジタルデータ(D0, D1, D2, D3)をサンプリングし、対応するビットレジスタ35に格納する。1行分の画素に対応するデジタルデータのサンプリングが完了した時点で、ビットレジスタ35に格納されたデジタルデータは一斉にラッチ36に読み出される。更に、デコーダ37はラッチ36に格納されたデジタルデータを解読して、画素毎に割り当てられた基準電圧を特定する。デコーダ37は16個の出力端子に接続されたSWの何れか1つをオン状態とし、基準電圧供給線38を介して駆動回路1から供給された基準電圧V0～V15の内特定されたレベルの駆動信号を選択して、対応する信号線Yに供給する。この結果、画素PXLには薄膜トランジスタTrを介して特定の基準電圧を有する駆動信号が書き込まれることになる。

【0013】本発明は上述したデジタル方式の液晶パネルばかりではなく、アナログ方式の液晶パネルにも適用可能である。以下、アナログ方式を採用した第2実施形態を説明する。まず、理解を容易にする為、図4を参照してアナログ方式の液晶パネルの一般的な構成を説明する。図示する様に、液晶パネル3aは行状のゲート線Xと、列状の信号線Yとを備えており、両者の交差部に画素PXLが設けられている。画素PXLは一方の基板に形成された画素電極と、他方の基板に形成された対向電極39aと、両者の間に保持された液晶とからなる。対向電極39aにはコモン非反転の場合直流の基準電圧が印加され、コモン反転の場合には交流の基準電圧が印加される。各画素PXLは対応する薄膜トランジスタTrによりスイッチング駆動される。又、各画素PXLに対応して補助容量Csも形成されている。薄膜トランジスタTrのゲート電極は対応するゲート線Xに接続され、ソース電極は対応する信号線Yに接続され、ドレイン電極は対応する画素電極に接続されている。

【0014】液晶パネル3aはk本の入力線38aを備えており、外部の駆動回路(ドライバIC)から供給されるk個の駆動信号sig1, sig2, ..., si

g kをそれぞれ受け入れる。個々の信号線Yはk本を1単位として水平スイッチHSWを介して所定の入力線38 aに接続されている。以上の構成に加え、液晶パネル3 aはVシフトレジスタ3 1 aとHシフトレジスタ3 2 aを内蔵している。Vシフトレジスタ3 1 aは外部のタイミングジェネレータから供給される垂直スタートパルスVSTや垂直クロックパルスVCKなどのパネル駆動用パルスにตอบสนองして動作し、ゲート線Xを1本ずつ順次走査して画素を行毎に選択する。一方、Hシフトレジスタ3 2 aは同じくタイミングジェネレータから供給される水平スタートパルスHSTや水平クロックパルスHCKなどのパネル駆動用パルスにตอบสนองして動作し、順次サンプリングパルスを出力し対応する水平スイッチHSW1, HSW2, ..., HSWiを開閉制御して、k本の信号線Yを1単位としてまとめ駆動する。すなわち、k系統の駆動信号sig1, ..., sigkをそれぞれ対応する信号線Yに一斉サンプリングする。係る複数画素同時サンプリング駆動を行う場合、k系統の駆動信号sig1~sigkにあらかじめ画素ピッチに対応した遅延量を相対的に与える為、サンプルホールド回路が駆動回路に設けられている。k系統の駆動信号を順次サンプルホールドして画素ピッチに対応する遅延量を相対的に与えるとともに、水平スイッチHSWをk本の信号線の組を単位として同時に開閉制御することにより、この水平スイッチを駆動するHシフトレジスタ3 2 aに含まれる段数を削減して構成を簡単にすることができる。

【0015】図5は、システムとして構成された表示装置の全体構成を示すブロック図である。本表示装置は駆動回路1 aと、図4に示した液晶パネル(LCD) 3 aと、タイミングジェネレータ(TG) 4 aとを備えている。駆動回路1 aは外部入力されるビデオ信号SIGを処理して液晶パネル3 aの駆動に適した駆動信号sigに変換する。例えば、駆動回路1 aは一水平走査周期(1H)で駆動信号sigの極性反転処理を行い、交流化された駆動信号sigを液晶パネル3 aに出力する。液晶パネル3 aは図4に示した通り、行状のゲート線、列状の信号線、及び両者の交差部に設けた液晶画素を備えている。又、Vシフトレジスタ及びHシフトレジスタを内蔵している。Vシフトレジスタはゲート線を順次走査して画素を選択する。Hシフトレジスタは1H毎に交流化駆動信号sigを信号線に順次サンプリングし、選択された画素に交流化駆動信号sigを書き込む。タイミングジェネレータ4 aは同期信号SINCに応じて動作し、駆動回路1 aに対し交流反転パルスFRPを供給し極性反転処理のタイミング制御を行う。又、駆動回路1 aに対しサンプルホールド信号SHPを供給し、駆動信号sigの遅延処理を制御している。即ち、駆動回路1 aは画素の配列ピッチに応じ複数系統の駆動信号sigを相対的に遅延処理して液晶パネル3 aに供給している。タイミングジェネレータ4 aは更に、HST, HC

K, VST, VCKなどのパネル駆動用パルスを液晶パネル3 aに供給し、Vシフトレジスタ及びHシフトレジスタの動作制御を行う。

【0016】駆動回路1 aは、例えばクランプ回路CLP、ブライツ回路BRT、ガンマ補正回路 $\gamma$ 、ゲイン回路GAIN、反転回路INV、AMP、極性反転スイッチSW、サンプルホールド回路S/H、負荷駆動用バッファBUFFなどで構成されている。

【0017】図6を参照して、図5に示した表示装置システムの動作を簡潔に説明する。外部から入力されたビデオ信号SIGはクランプ回路CLPでペデスタルクランプされ、基準となる電圧が決められる。ペデスタルクランプされた信号は、ブライツ回路BRTで輝度を調整する為にブライツコントロールされる。ブライツコントロールされた信号はガンマ補正回路 $\gamma$ で液晶パネル3 aの特性に合わせた $\gamma$ 補正を行う。 $\gamma$ 補正された信号はゲイン回路GAINでゲイン調整を施される。ゲイン調整された信号AMPINは極性反転スイッチSWによって交流化される。この極性反転スイッチSWはタイミングジェネレータ4 aから供給されるFRPによりオン/オフ制御される。交流化された信号は複数画素同時駆動を採用する液晶パネル3 aに適した位相差を付ける為、サンプルホールド回路S/Hを通る。なお、このサンプルホールド回路S/Hはタイミングジェネレータ4 aから供給されるタイミングパルスSHPにより制御されている。サンプルホールドされた駆動信号sigはバッファBUFFを介して液晶パネル3 aに供給される。前述したように、複数系統の駆動信号sig1~sigkは順次開閉制御されるHSW1~HSWiによってkドット毎同時に画素に書き込まれる。なお、図6から明らかな様に、液晶パネル3 aに供給される駆動信号sigは1H毎に所定の基準電圧(COM)に対して極性が反転している。この基準電圧は図4に示した対向電極3 9 aに印加される対向電圧にほぼ等しい。

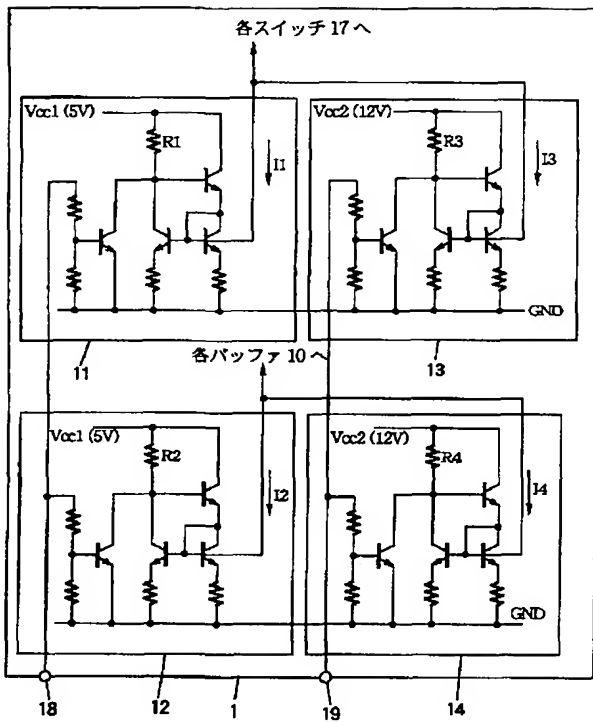
【0018】図7は、駆動信号sigを示す波形図である。(A)はコモン非反転の場合の波形であり、駆動信号sigは2Vの電源電圧に対応する必要がある。

(B)はコモン反転の場合の波形であり、駆動信号sigはVの電源電圧に対応する必要がある。

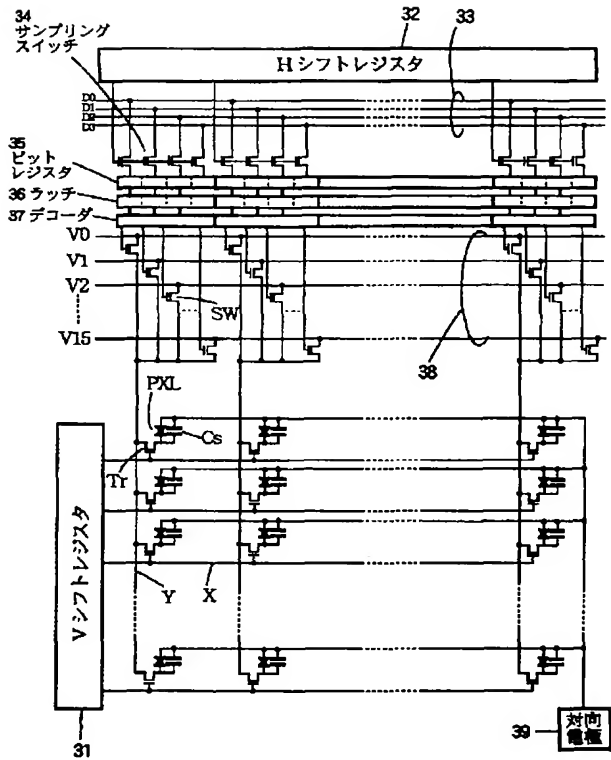
【0019】図8は本発明の第2実施形態に係る駆動回路並びに表示装置を示すブロック図である。本表示装置のシステムは駆動回路1 a、液晶パネル(LCD) 3 a、タイミングジェネレータ(TG) 4 aからなる。理解を容易にする為、図5に示した一般的な表示装置のシステムに対応する部分には、対応する参照番号を付してある。駆動回路1 aの内、クランプ回路CLP、ブライツ回路BRT、ガンマ補正回路 $\gamma$ 及びゲイン回路GAINまでは特に交流駆動に関与していない。この為、本実施形態ではクランプ回路CLPからゲイン回路GAINまで、5V系電源1 1 aで電流供給を行っている。一

1・・・駆動回路、2・・・分圧回路、3・・・液晶パネル、4・・・タイミングジェネレータ、10・・・バッファ、11・・・5V系電流源、12・・・5V系電流源、13・・・12V系電流源、14・・・12V系電流源、15・・・切換器、16・・・切換器、17・・・スイッチ

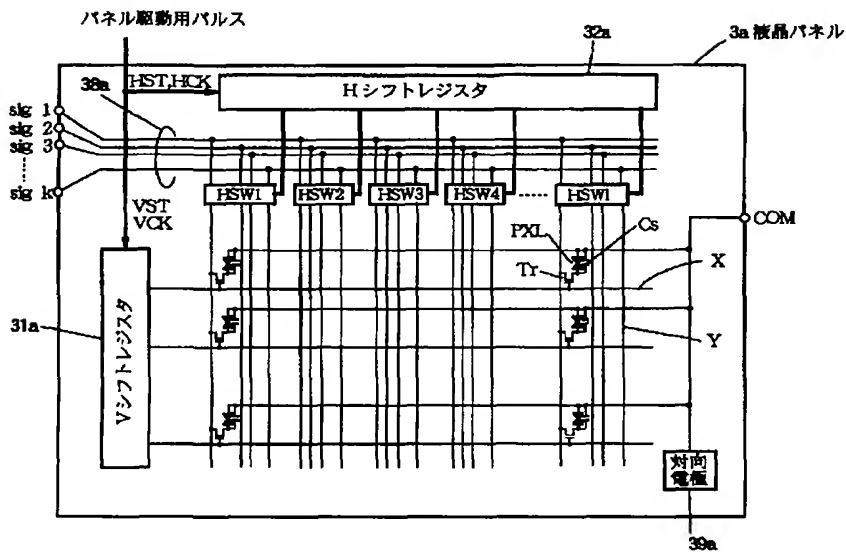
【図2】



【図3】

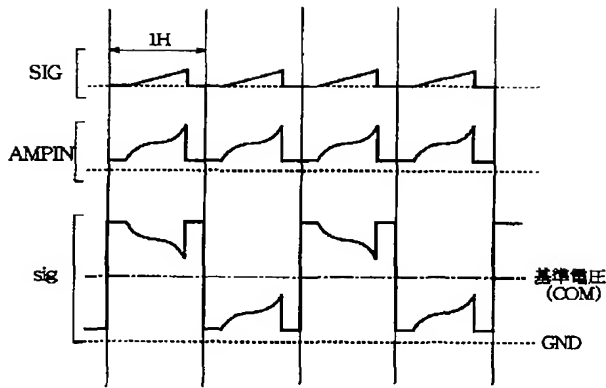


【図4】

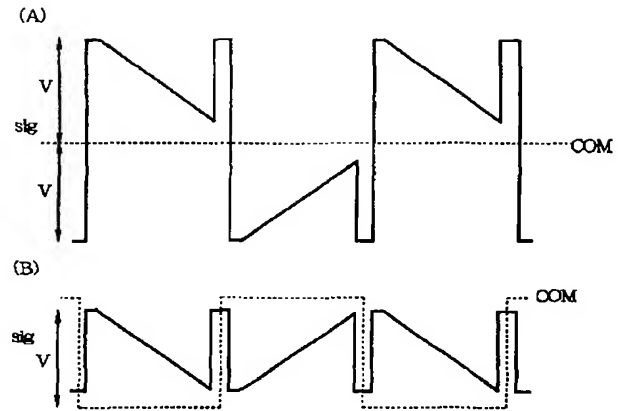




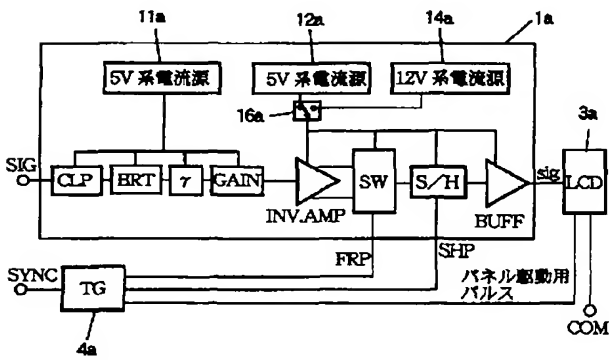
【図6】



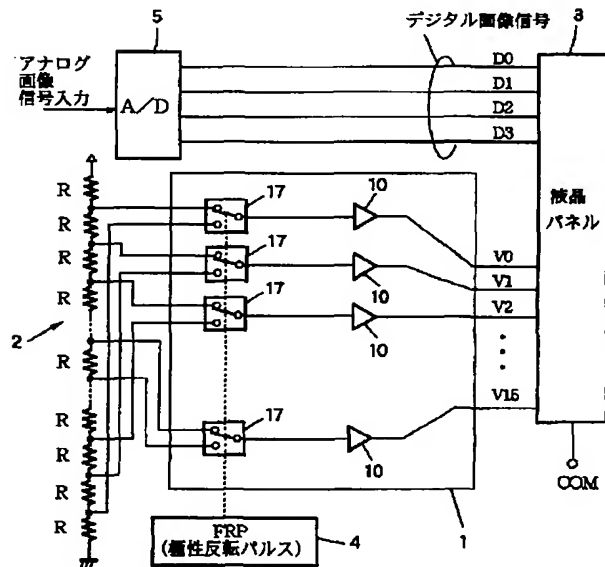
【図7】



【図8】



【図9】



【図11】

